

MANUFACTURE OF SEMICONDUCTOR DEVICE PACKAGE

Patent Number:	JP59208756
Publication date:	1984-11-27
Inventor(s):	AKIYAMA KATSUHIKO; others: 02
Applicant(s)::	SONY KK
Requested Patent:	<input type="checkbox"/> <u>JP59208756</u>
Application	JP19830083188 19830512
Priority Number(s):	H01L23/12 ; H01L21/56 ; H01L23/48
IPC Classification:	E02B 15/00
EC Classification:	JP1760995C - JP4047977B
Equivalents:	

Abstract

PURPOSE: To obtain a semiconductor device package which is excellent in heat radiation and suitable for automated manufacturing by a method wherein the semiconductor device is mounted on a substrate and, after being connected to external electrodes, enclosed integrally with resin and the substrate is selectively removed by etching.

CONSTITUTION: Au plating 12 of 1μm thickness, Ni plating 13 of 1μm thickness and Au plating 14 of 3μm are laminated on an Fe substrate 11 of 35μm thickness. A semiconductor chip 15 is mounted 16 on a portion 11g and connected 19 to external electrodes 17, 18 on the portions 11h, 11i. The transfer-molding with epoxy resin 20 is carried out so as to make thickness $t=1\text{mm}$. The Fe substrate is removed by etching with FeCl_3 solution from the back surface 11a to complete a leadless type package 21. Bottom surfaces of the Au layers are used as external electrodes 12b, 12c and the heat radiation surface 12a. In other to mount the package 21 on a printed circuit board, only the external electrodes 12b, 12c are directly soldered to a conductor pattern on the substrate. With this constitution, a package of excellent heat radiation can be manufactured automatically by an easy and simple method.

Data supplied from the esp@cenet database - 12

⑨ 日本国特許庁 (JP)

① 特許出願公開

② 公開特許公報 (A)

昭59-208756

⑤ Int. Cl.
H 01 L 23/12
21/56
23/48

識別記号

厅内整理番号
7357-5F
7738-5F
7357-5F

④公開 昭和59年(1984)11月27日

発明の数 1
審査請求 未請求

(全 5 頁)

③半導体装置のパッケージの製造方法

②特 願 昭58-83188

②出 願 昭58(1983)5月12日

②發明者 秋山克彦

東京都品川区北品川6丁目7番
35号ソニー株式会社内

②發明者 小野鉄雄

東京都品川区北品川6丁目7番

35号ソニー株式会社内

②發明者 梶山雄次

東京都品川区北品川6丁目7番
35号ソニー株式会社内

②出願人 ソニー株式会社

東京都品川区北品川6丁目7番
35号

②代理人 弁理士 土屋勝

外2名

明細書

1. 発明の名称

半導体装置のパッケージの製造方法

2. 発許請求の範囲

述記ニフティング可能な材料から成る基板上に半導体装置を取置し、接続用ワイヤを上記半導体装置に接続すると共にこの接続用ワイヤの外部電極部を上記基板の外部電極接続部位に接続し、次いで上記基板において上記半導体装置及び上記接続用ワイヤを一体に樹脂モールドし、かかる後上記基板をエンドラング除去することを特徴とする半導体装置のパッケージの製造方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は、半導体装置のパッケージの製造方法に関するものである。

背景技術とその問題点

従来、プリント基板上の実装密度の高いパッケージとして、チップキャリアタイプのパッケージが知られている。このパッケージはリードレス

タイプのパッケージで、パッケージの裏面に引き出されているハンダ付け可能な電極をプリント基板の導体パターンに直接ハンダ付けして接続することにより実装を行うものである。

このチップキャリアタイプパッケージには、セラミックタイプとプラスチックタイプがある。セラミックタイプはパッケージ自体が高価であるばかりでなく、プリント基板に直接ハンダ付けすると、温度サイクル毎にセラミックと上記ハンダ及び上記導体との間の熱膨張係数の差によって接続部にはがれやクラックが生じる恐れがあるという欠点を有している。一方、プラスチックタイプはパッケージが安価であるという利点を有しているが、熱放散性が悪く、また形状がパッケージの製造の自動化に適していないという欠点を有している。

このような従来のプラスチックタイプのチップキャリアタイプパッケージの構造を第1図に示す。このパッケージ(1)は、鋼箔製の電極(2)が予め形成されているプリント基板(3)上に半導体装置を接続

するテープ(4)を設置し、ワイヤーピンディング法により上記テープ(4)と上記電極(2)の一部とをAuの絶縁から成るワイヤ(5)で接続した後、上方より板状のエポキシ樹脂を滴下させて硬化成形することによつて作る。

このパッケージ(1)において、テープ(4)は樹脂層(6)とプリント基板(3)とによつて囲まれている。これらの樹脂層(6)及びプリント基板(3)の熱抵抗は共に大きいので、その動作時においてテープ(4)で発生する熱をパッケージ(1)の外部に効果的に放散することができない。即ち、このパッケージ(1)は放熱性が悪いという欠点を有している。また上記の板状のエポキシ樹脂を滴下する際に、樹脂の樹脂を一定量、しかも高速で滴下することが難しく、このためにパッケージ(1)はパッケージの製造の自動化に適していないという欠点を有している。

一方、上述のテープキャリアタイプパッケージとは異なるパッケージにテープキャリアタイプパッケージがある。このタイプのパッケージは従来のテープキャリアタイプパッケージよりもさらに

小形化できるという利点を有するが、テープが樹脂層によつて完全に覆われているため熱放散性が良好でないこと、テープを用いているために特殊な装置が必要である等の欠点を有している。

発明の目的

本発明は、上述の問題にかんがみ、熱放散性が良好でかつ信頼性の高い半導体装置のパッケージの製造方法を提供することを目的とする。

発明の概要

本発明に係る半導体装置のパッケージの製造方法は、選択エンゲンジング可能な材料から成る基板上に半導体装置を設置し、接続用ワイヤを上記半導体装置に接続すると共にこの接続用ワイヤの外部電極部端を上記基板の外部電極接続部位に接続し、次いで上記基板上において上記半導体装置及び上記接続用ワイヤを一体に樹脂モールドし、かかる後上記基板をエンチング除去するようによつて、このようにすることによつて、熱放散性が良好でかつ信頼性の高いリードレスタイプのパッケージを、簡便かつ安価な方法によつて自動的に製造す

ることができる。なお上記外部電極部は上記接続用ワイヤ自身が残っていてもよいし、上記接続用ワイヤとは別に設けられかつ上記接続用ワイヤが接続されているものでもよい。

実施例

以下本発明に係る半導体装置のパッケージの製造方法の実施例につき図面を参照しながら説明する。

第2A図～第2D図は本発明の第1実施例による半導体装置のパッケージの製造方法を説明するための工場例である。以下第2A図から工場例に説明する。

まず第2A図において、厚さ3.5(μ)のF₀の基板の表面(1)の上に、厚さ1(μ)のAu層(2)、厚さ1(μ)のNi層(3)及び厚さ3(μ)のAu層(4)を順次メットとして、半導体装置を構成するテープ(5)の接続部(6)及び外部電極部(7)のそれぞれを上記基板(1)の所定のテープ接続部位(11a)及び外部電極部(11b)(11c)のそれぞれに取ける。第2A図に示す工製終了後の上記基板(1)の平面図を第

3図に示す。次に第2B図において、上記テープ接続部(6)にテープ(5)を設置した後、ワイヤーピンディング法によつてこのテープ(5)と上記外部電極部(7)とをそれぞれAuの絶縁から成るワイヤ(8)で接続する。次に第2C図において、第2B図の基板(1)の上に設けられた上記外部電極部(7)、テープ接続部(6)、テープ(5)及びワイヤ(8)を一体とするために、公知のトランスマスク・モールド法(移形成法)を用いて、エポキシから成る樹脂モールド層(9)を上記基板(1)上に形成する。なお本実施例においては、上記樹脂モールド層(9)の厚さを1(μ)とした。

次に第2C図において、F₀のみを選択的にエンチングするが樹脂モールド層(9)及びAu層(2)はエンチングしないエンチング版、例えば塩化第二鉄(FeCl₃)溶液を用いて、基板(1)の裏面(11d)側からスプレーエンチングすることにより、上記基板(1)を除去して、第2D図に示すリードレスタイプのパッケージ(10)を完成させる。上記エンチングによつて露出されたAu層(2)の下面のうち外部

電極部切端のAu層の下面が外部電極面(12b) (12c)となり、またチップ取置部切端のAu層の下面が熱放散面(12a)となる。

上述のようにして完成されたパッケージ即ちプリント基板上に実装する場合には、第2D図に示す上記外部電極面(12b) (12c)をプリント基板上の導体パターンに直接ハンダ付けして接続すればよい。

上述の第1実施例の熱放散面(12a)は、その動作時においてチップT9から発生する熱の放散面となつていて、金属の熱伝導度は非常に高いので、チップT9から発生する熱は金属製のチップ取置部即ちを外方に向かって急速に流れ、熱放散面(12a)から放散されることによって効果的に除去される。しかし、より効果的にチップT9の発生熱を除去するためには、広い表面積を有する放熱フィンの一部を上記熱放散面(12a)に押し当てて空冷により熱を放散させるのが好ましい。

上述の第1実施例のパッケージ即ち第2A図～第2D図に示すような簡単な工程によつて作ること

ができるばかりでなく、全ての製造工程に従来から用いられている装置を用いることができる。テープキャリアタイプのパッケージにおいて必要な既述の特殊な装置が不要である。従つて、簡便かつ安価な方法によりパッケージ即ちを製造することができる。さらに上述の第1実施例では樹脂モールド層凹を形成する方法としてトランスクア・モールド法(移送成形法)を用いている。この方法は信頼性の高い樹脂封止ができるばかりでなく、モールドの複雑化、量産化が容易であるためにパッケージを自動的に製造できるという利点を有している。

なお上述の第1実施例において、第2A図に示す場合と同様にチップ取置部即び外部電極部切端を設けた後に、基板凹の上面を既述のFeCL₃溶液を用いて僅かにエンテングすることにより、第4A図に示すようにチップ取置部即び外部電極部切端の下部の基板凹にアンダーカット部(11a)～(11f)を形成し、次に第2B図～第2D図と同様な方法によつて第4B図に示すパッケージ即ち

光成させることができる。このように上記のニッティングによつてチップ取置部即び外部電極部切端の下部に上記アンダーカット部(11a)～(11f)が形成されるので、これらの部分に樹脂が回り込んで突出部(20a)～(20f)が形成される。従つてこれらの突出部(20a)～(20f)によつて上記チップ取置部切端及び上記外部電極部切端が下方から保持される構造となるので、上記チップ取置部切端及び上記外部電極部切端がパッケージ即ちの使用時ににおいて樹脂モールド層凹から抜け出してしまうのを防止することができるという利点がある。さらにチップ取置部切端及び外部電極部切端が樹脂モールド層凹の下面から突出することなく形成されるので、これらのチップ取置部切端及び外部電極部切端を保護することができるという利点もある。

第5A図～第5C図は不発明の第2実施例による半導体装置のパッケージの製造方法を説明するための工程である。以下第5A図から工程順に説明する。

まず第5A図において、厚さ35(μ)のCu

板の基板凹の上面に公知のフォトレジストを塗布した後に所定のバターンニングを行う。次いでCuのみを選択的にエッチングするエンテング液、例えば既述のFeCL₃溶液を用いて上記基板凹の表面を僅かにエンテングすることによつて、上記基板凹の表面にチップ取置部位(11g)及び外部電極部切端部位(11h) (11i)をそれぞれ形成する。上記フォトレジストを除去した後に第5B図において、第1実施例と同様に、上記チップ取置部位(11g)にハンダ層凹を介してチップT9を取置した後、ワイヤボンディング法によつてこのチップT9と上記外部電極部切端部位(11h) (11i)とをそれぞれ既述の細線から成るワイヤT9で接続する。なお本実施例においては、既述の理由により、第1実施例で用いたワイヤよりも径の大きいワイヤを用いた。次に第1実施例と同様に樹脂モールド層凹を上記基板凹上に形成する。次に上記基板凹を第1実施例と同様な方法でエッチング除去してパッケージ即ちを完成させる。上記エンテングにより露出されたワイヤT9の端部が外部電極部切端となり、またハ

ンダ部の下側が熱放散面(23a)となる。

上述のようにして完成されたパッケージ40をプリント基板上に実装する場合には、第1実施例と同じく、図5 C図に示す上記外部電極部切端をプリント基板上の導体パターンに直接ハンダ付けして樹脂すればよい。このことから明らかのように、本実施例においてはワイヤ49の端をそのまま外部電極部切端として用いるために、ワイヤ49の径を前述のように大きくするのが好ましい。なお熱放散面(23a)の機能は第1実施例と同様である。

上述の第2実施例のパッケージ40は、第1実施例のパッケージ40と異なつて、フォトトレジスト工程及びエンチング工程によって基板40に設けられた外部電極接続部位(11b)(11c)にワイヤ49を直接接続するようにしているので、第1実施例のパッケージ40におけるAu層40b及びPt層40dを形成する必要がない。上記のフォトトレジスト工程及びエンチング工程は第1実施例のパッケージ40で用いたメッシュ工程よりもさらに簡便である。またこれらのフォトトレジスト工程及びニッティング工程

を用いることにより、Au等の貴金属を用いる必要がなくなるという利点がある。

上述の第1実施例及び第2実施例においては、1枚のチップをチップ載置部に収容してこれを樹脂モールドする場合につき述べたが、基板上に多数のチップ収容部を設け、それぞれのチップ収容部に同一のチップを収容して、これらのチップを一体に樹脂モールドした板に切断分離することにより、それぞれ1枚のチップを有する同一のパッケージを多數同時に作ることもできる。または他のチップと、コンデンサや抵抗等の受動素子とを基板上に収容した後にこれらを一体に樹脂モールドすれば、個々の個體を有するパッケージを作ることができると共に、回路素子の集成度の高いパッケージを作ることができるという利点がある。

上述の第1実施例の基板の材料は通常エンチングが可能であればCu等の他の金属であつてもよく、また第2実施例の基板の材料もFe等の他の金属であつてもよい。第1実施例においてはさらに金属以外の材料、例えばポリイミドアミド系樹

脂を用いることも可能である。この場合には既述のエンチング液としては、ヒドラジンとエチレンジアミンとの混合液を用いればよい。

発明の効果

本発明に係る半導体装置のパッケージの製造方法によれば、その動作時に於いて半導体装置から発生する熱の放散性が良好でありかつ信頼性が高い小形のパッケージを、簡めて簡便かつ安価な方法によつて自動的に製造することができる。

4. 製造の簡単な説明

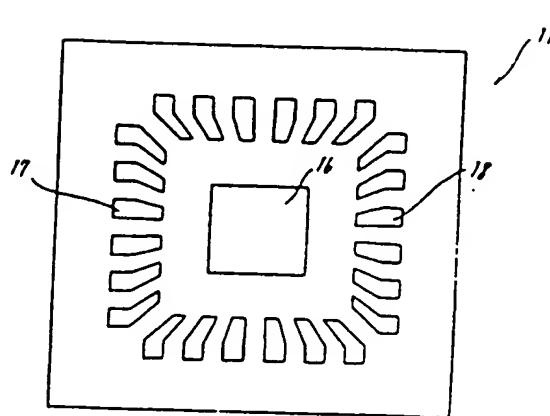
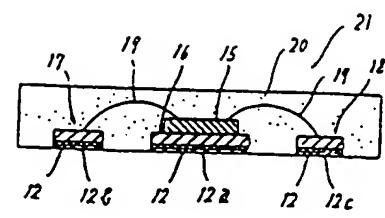
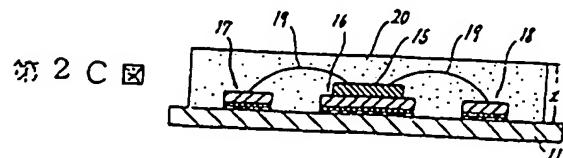
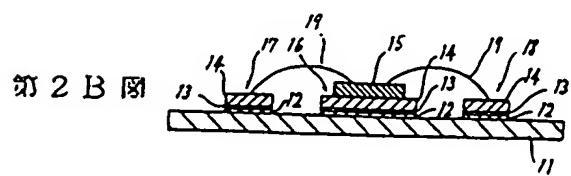
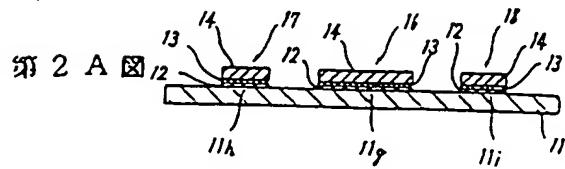
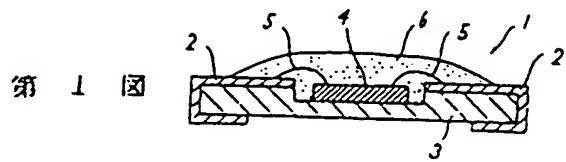
図1 A図は従来のプラスチックタイプのチップやセラミックタイプパッケージの構造を示す断面図、図2 A図～図2 D図は本発明の第1実施例による半導体装置のパッケージの製造方法を説明するための工程図、図3 図は上記図2 A図に示す工程終了時の状態の半面図、図4 A図及び図4 B図は上記の第1実施例の実用例を示す上記図2 A図～図2 D図と同様な図、図5 A図～図5 C図は本発明の第2実施例による半導体装置のパッケージの製造方法を説明するための工程図である。

なお添付に用いた符号において、

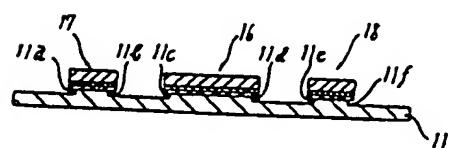
(1)22220	パッケージ
(4)X9	チップ
(5)X4	ワイヤ
00	基板
(11b)(11c)	外部電極接続部位
0009	外部電極端
Au	樹脂モールド層

である。

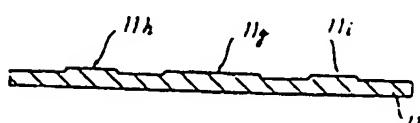
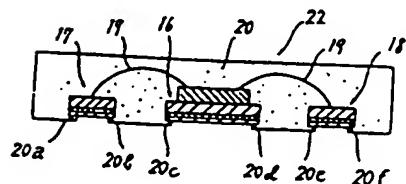
代理人	土屋 助
'	宮田芳男
'	杉崎敏賀



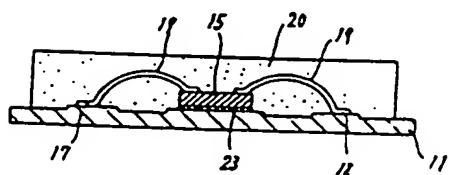
第4A図



第4B図



第5B図



第5C図

